

Formulaire électronique NUMÉRIQUE



Logique combinatoire

Quelques propriétés

$$A \cdot A = A \quad A \cdot \bar{A} = 0$$

$$A + A = A \quad A + \bar{A} = 1$$

$$A \oplus A = 0 \quad A \oplus \bar{A} = 1$$

$$A \oplus 0 = A \quad A \oplus 1 = \bar{A}$$

$$A \oplus 1 = \bar{A} \quad A \oplus B = B \oplus A$$

$$y = 1 \rightarrow \text{minterms}$$

$$y = 0 \rightarrow \text{maxterms}$$

$$\text{XOR} \quad A \oplus B = (A \cdot \bar{B}) + (\bar{A} \cdot B) = (A+B) \cdot (\bar{A} + \bar{B})$$

$$\text{XNOR} \quad \overline{A \oplus B} = A \cdot B + \bar{A} \cdot \bar{B}$$

$$A \cdot (A+B) = A \quad \text{De Morgan}$$

$$\overline{A \cdot B} = \bar{A} + \bar{B}$$

$$\overline{A+B} = \bar{A} \cdot \bar{B}$$

$$\overline{A \oplus B} = \bar{A} \oplus B = A \oplus \bar{B}$$

Logique séquentielle

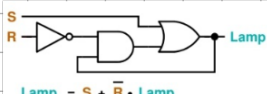
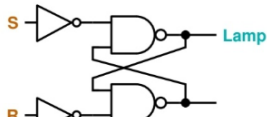
Basculer asynchrone

Basculer set-reset

Set-Reset Latch with Set priority:

R	S	Lamp
0	0	Lamp
-	1	1
1	0	0

$$\text{Lamp} = S + \bar{R} \cdot \text{Lamp}$$

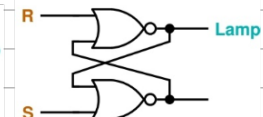


$$\text{Lamp} = S + \bar{R} \cdot \text{Lamp}$$

Set-Reset Latch with Reset priority:

R	S	Lamp
0	0	Lamp
0	1	1
1	-	0

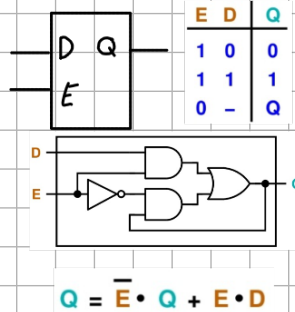
$$\text{Lamp} = R + \bar{S} \cdot \text{Lamp}$$



Comportement NON-idéal

- Chaque porte a un délai
- Pas de "Gated clock"

D-Latch



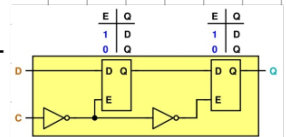
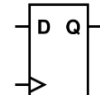
$$Q = \bar{E} \cdot Q + E \cdot D$$

Basculer synchrone

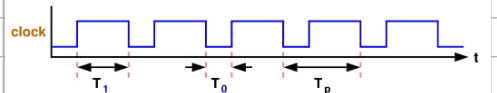
Sensible aux flancs (montant)

D-FlipFlop:

C	Q
1	D
0	Q



Horloge



$$T_p = T_1 + T_0$$

$$\text{duty-cycle} = \frac{T_1}{T_p}$$

Systèmes de nombres

signe-magnitude :

MSB pour le signe, le

reste décrit le nombre

Complément à 1

Positif : comme signe-Magn.

Négatif : INVERSION totale

$$\Delta \exists +0 \text{ et } -0$$

Complément à 2

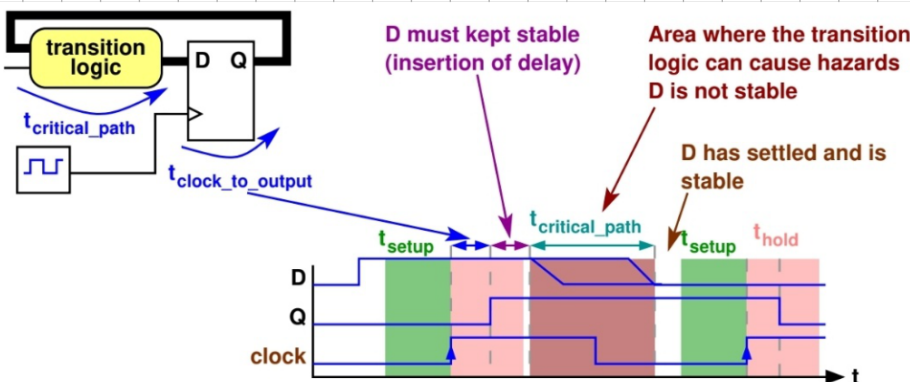
Complément à 1

$$+1$$

Excess-N

Nombre X_B

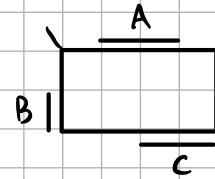
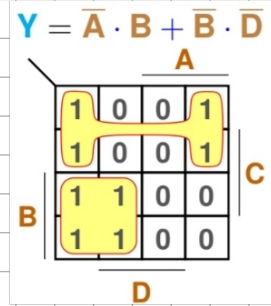
$$X_{EN} = X_B + N$$



- ▶ Let's look at one positive edge.
- ▶ There are two time regions, the setup time t_{setup} , and the hold time t_{hold} ; D must kept stable in this period, otherwise:
- ▶ The D-flipflop goes in metastability, and it settles at either 1 or 0, independent of the value of D!

Méthode de Karnaugh

1. A partir d'une table de vérité à N variable, dessiner un diagramme avec 2^N cases et répartir les variables.
2. Remplir les cases selon la table de vérité.
3. Identifier les groupes valides
4. Sommer les expressions des groupes



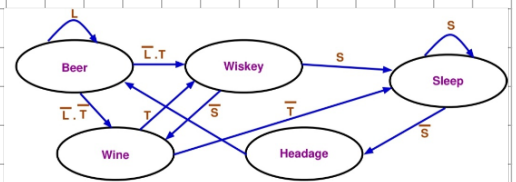
Machine à états finis

1. Diagramme des états

A. définir les états

B. définir les transitions et leurs conditions

- Les conditions sont des combinaisons d'inputs
- L'horloge n'est jamais une condition



Complétude

Au moins une transition active possible

2. Complétude et consistance

C. Vérifier la complétude et la consistance de chaque état

- Comparer les expressions de transition avec la TT

D. Rendre les états complets et consistant si besoin

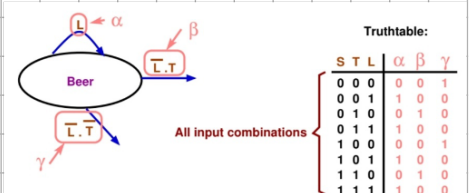
Consistance

Au maximum une transition active à la fois

3. Codage

E. Coder X états sur N bits, $N \geq \left\lceil \frac{\ln(X)}{\ln(2)} \right\rceil$

- Le codage influence le type de machine



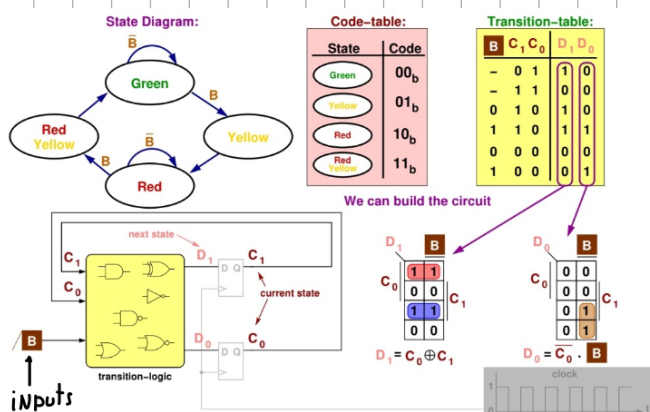
F. Traiter les états phantômes et le POR (si pas encore fait)

- ⚠ Complétude et consistance

G. Créer les logiques de transition et de sortie

Logique de sortie

Logique de transition



Circuit POR Asynchrone - définir état au reset

